

DIALOG(R)File 352:Derwent WPI

(c) 2004 THOMSON DERWENT. All rts. reserv.

008214970 **Image available**

WPI Acc No: 1990-101971/199014

Laser beam doping system for reducing processing time - involves
fabricating film of impurities on substrate then irradiating patterned
high energy beam NoAbstract Dwg 2/2

Patent Assignee: TOKYO ELECTRON LTD (TKEL)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2051224	A	19900221	JP 88202965	A	19880815	199014 B

Priority Applications (No Type Date): JP 88202965 A 19880815

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2051224	A	3		

Title Terms: LASER; BEAM; DOPE; SYSTEM; REDUCE; PROCESS; TIME; FABRICATE;
FILM; IMPURE; SUBSTRATE; IRRADIATE; PATTERN; HIGH; ENERGY; BEAM;
NOABSTRACT

Derwent Class: L03; U11

International Patent Class (Additional): H01L-021/22

File Segment: CPI; EPI

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

03075724 **Image available**

METHOD FOR IMPLANTING IMPURITY

PUB. NO.: 02-051224 [JP 2051224 A]

PUBLISHED: February 21, 1990 (19900221)

INVENTOR(s): HONGO TOSHIAKI

APPLICANT(s): TOKYO ELECTRON LTD [367410] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 63-202965 [JP 88202965]

FILED: August 15, 1988 (19880815)

INTL CLASS: [5] H01L-021/22; H01L-021/268

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD: R002 (LASERS); R100 (ELECTRONIC MATERIALS -- Ion Implantation)

JOURNAL: Section: E, Section No. 924, Vol. 14, No. 216, Pg. 44, May 08, 1990 (19900508)

ABSTRACT

PURPOSE: To largely shorten a processing time as compared with that of selective formation by a laser scanning by irradiating an impurity film with a patterned high energy beam, and implanting impurity into a substrate to be processed.

CONSTITUTION: A sample stage 5 is driven in a two-dimensional manner, one chip of a semiconductor wafer 6 is positioned to a reticle mask 3, and a laser beam is oscillated by an excimer laser oscillator 1. The intensity distribution of this beam is made uniform and enlarged by a homogenizer 2, and the beam is incident to the mask 3. The beam patterned by passing it through the mask 3 is contracted to the size to be projected to the one chip through a projecting contraction lens 4 and introduced into the one chip of the wafer 6. Here, a substrate 10 is melted at the irradiated position, and the As of an impurity layer 16 formed on the molten part is injected into the substrate. When the laser beam is extinguished, the Si substrate 10 is recrystallized, and a chip having a junction layer 18 containing the impurity can be formed.

English Translation of Japanese Laid-Open Patent No. Hei2-51224

(19) Japanese Patent Office (JP)

(12) Laid-Open Disclosure Public Patent Bulletin

(11) Patent Application Laid-Open Disclosure No.: Hei2-51224

5 (43) Publication Date: February 21, 1990

(51)

Int.Cl. ³	Domestic classification symbol	JPO file number
H01L 21/22	E	7738-5F
21/268	B	7738-5F

Request for Examination: Not made

Number of Claims: 1 (4 Pages in Total)

10

(54) Title of the Invention: Method for injecting impurities

(21) Patent Application No.: S63-202965

(22) Patent Application Date: August 15, 1988

15 (72) Inventor: Toshiaki HONGOU

26-2, 1-chome, Nishishinjyuku, Sinjyuku-ku, Tokyo
c/o Tokyo Electron Co., Ltd.

(71) Applicant: Tokyo Electron Co., Ltd.

26-2, 1-chome, Nishishinjyuku, Sinjyuku-ku, Tokyo

(74) Agent: Attorney, Hajime INOUE, another

1. Title of the Invention: Method for injecting impurities

2. [Scope of Claim]

5 A method for injecting an impurity, wherein a film of an impurity is formed on a substrate to be processed, thereafter, this impurity is injected by irradiating the film of the impurity with a patterned high-energy beam.

3. [Detailed Description of the Invention]

[Object of the Invention]

10 (Industrial Field of the Invention)

The present invention relates to a method for injecting an impurity.

(Description of the Related Art)

15 Injection of an impurity into a semiconductor substrate such as silicon is performed with an ion injection device, in a circuit patterning step which is one of primary manufacturing steps of a semiconductor integrated circuit conventionally.

20 The impurity tends to be injected into the substrate deeply, because an ion injection method using this ion injection device is a method for implanting an ion into the semiconductor substrate by accelerating the impurity to inject, that is, an ion particle at constant acceleration voltage.

 In recent years density growth and integration growth of a semiconductor device are progressing, and for instance, 1 MDRAM is the mainstream as it stands, but in the near future it seems to transform it into 4 MDRAM, 16 MDRAM and 64 MDRAM sequentially. And a condition about width "W" and

depth "D" of implanting the impurity of each DRAM becomes harder as a degree of the integration increases, and it is shown below.

1 MDRAM : $W=1.2 \mu m$

$D=0.2 \sim 0.3 \mu m$

5 4 MDRAM : $W=0.8 \mu m$

$D=0.2 \mu m$

16MDRAM : $W=0.5 \mu m$

$D=0.1 \sim 0.15 \mu m$

And in the ion injection device as described, mass production is possible up to 4
10 MDRAM, but realizing production of 16 MDRAM is questioned, and producing the semiconductor device with the high degree of the integration at least 64 MDRAM is difficult.

Consequently a laser doping method draws attention as a preferable method for forming shallow junction for a source, a drain and the like of the
15 high-density semiconductor device instead of the ion injection device as above.

This laser doping method is still not realized, however this is in theory how an impurity is injected into a semiconductor substrate by irradiating a semiconductor surface such as silicon with a laser beam so as to be melted and be recrystallized, and this attracts attention because the impurity can be injected
20 more shallowly than with the ion injection device.

[Problem to be solved by the Invention]

In realizing the laser doping as described above, such a method that many impurity injection positions in each chip of a semiconductor wafer are selectively irradiated by scanning with the laser beam and the step is performed

for every chip in the wafer is presented to the academy and the like.

However, generally one chip has as many as million ion injection portions and a 6-inch wafer has as many as 200 chips, therefore several hours is required for processing a semiconductor wafer when impurity injection is performed by the scanning method like this, and thus, this method is unsuitable for mass production. In addition, there is such a problem that a device grows in size and in complexity because a scanning optical system of a laser beam is also required.

It is an object of the invention to solve the conventional problem as described above, to carry out the laser doping relatively for short time, and to provide an impurity injection method which can make the constitution easy.

[Constitution of the Invention]

(Means for Solving the Problem)

The present invention is an impurity injection method in which an impurity is injected into a substrate to be processed by irradiating the film of the impurity with a patterned high-energy beam, after forming a film of the impurity on the substrate to be processed.

(Operation)

The method of the present invention is characterized in that the injection of the impurity can be effected for short time by irradiating with the patterned high-energy beam.

(Embodiment)

Hereinafter, an embodiment applying a method of the present invention in the case of injecting an impurity into each chip of a semiconductor wafer is

concretely described with reference to drawings.

At first, an impurity injection device is described as follows. An excimer laser oscillator 1 which emits a high-energy beam of 1 j/cm^2 at wavelength, for instance, in an ultraviolet range of 308 nm as a laser light source is equipped. The beam emitted from this excimer laser oscillator 1 is inputted into a homogenizer 2 so as to regulate a size of the beam and is formed so that intensity distribution becomes homogeneous. That is, the intensity distribution of the excimer laser is rectangular-shaped, and in addition, it is distributed with Gaussian distribution, therefore the homogenizer 2 forms a shaped beam of the desired size, using two groups of cylindrical lenses for a parallel beam, which are generally orthogonal to each other, or using a fly-eye-lens for homogenizing light distribution.

The beam that has passed through the homogenizer 2 becomes a patterned beam which filters through an only region equivalent to the impurity injection region by passing through a reticle mask 3. This reticle mask 3 is constituted by forming a film of chrome in a region which prevents the laser beam from filtering on a SiO_2 substrate, by EB lithography or the like, and at least the whole region (for instance, million parts) which the impurity in one chip of a semiconductor wafer is injected into is formed as a transmission pattern. In addition, the pattern of this reticle mask 3 is formed, expanding about five times as large as one chip of the semiconductor wafer.

A reduced projection lens 4 is equipped for scaling down and projecting the beam patterned by passing through this reticle mask 3 to one chip of the semiconductor wafer, and a sample setting stage 5 such as a X-Y stage which

enables at least X-Y movement or movement in the θ direction is equipped below this lens 4, and a semiconductor wafer 6 which is a substrate to be processed is equipped and supported on this sample setting stage 5.

Next, one of the methods according to the present invention using the impurity injection device as above is described referring to Fig. 2.

Fig. 2 (A) shows a cross-sectional surface of NMOS of a semiconductor wafer before a process, and on a Si substrate 10, SiO₂ layers 12 and 12 are formed on both sides thereof and polycrystalline Si 14 which becomes a gate electrode is formed in a central part thereof.

At first, a thin film of the impurity is required to be formed as the first step, and a thin film 16 of As which is an impurity in the case of NMOS, with a thickness of about 100 Å, is formed, for instance, by CVD or the like (ref. Fig. 2 (B)).

Next, an impurity injection step using the impurity injection device is carried out.

At first, one chip of the semiconductor wafer 6 is positioned for the reticle mask 3 by two-dimensional driving of the sample setting stage 5, and after finishing the positioning, a laser beam is oscillated from the excimer laser oscillator 1.

And so, this beam, whose intensity distribution is homogenized and expanded by the homogenizer 2, enters into the reticle mask 3. The reticle mask 3 transmits the laser beam corresponding to the each impurity injection position in one chip by transmission pattern which is expanded the range of five times as large as one chip of the semiconductor wafer.

The beam patterned by passing through this reticle mask 3 is scaled down to the size enough to project it on one chip by the reduced projection lens 4, and then is led into one chip of the semiconductor wafer.

5 If the laser beam has laser energy of 500 mj/cm^2 or more, an irradiated position of the Si substrate 10 is melted and then As of a impurity layer 16 formed on the melted portion enters inside of the substrate.

And the Si substrate 10 is recrystallized on quenching of the laser beam, a chip having a junction layer 18 including the impurity can be formed as shown in Fig. 2 (C). In addition, Fig. 2 (C) shows a condition that the impurity layer 10 16 is removed thereafter.

At this time, As is not melted into a portion of a Si layer, which is not irradiated with the laser beam, therefore selective formation of the impurity can be realized with the beam patterned by the reticle mask 3.

And thereafter, the junction layer 18 of As can be formed on a chip of 15 whole faces of the semiconductor wafer 5 (sic, 6), while sequentially moving the sample setting stage 5, for instance, step-driving these operations of step-and-repeat every one chip.

In these methods by using the reticle mask 3, 1 second is enough for the time needed to process for one chip including a positioning time, if the pulse 20 oscillation excimer laser oscillates every 10 ms and one chip is irradiated with a laser of 10 pulse, it takes about 200 seconds to process 200 chips as a process time in the case of a 6-inch wafer. Therefore, the process time is reduced drastically compared to the conventional laser scan method, and an enhancement of throughput can be secured in putting the laser doping method to practical use.

In addition, the present invention is not limited to the embodiment as described, but various modifications are possible within the scope of a subject-matter of the present invention.

For instance, in the embodiment described above, the semiconductor wafer, in particular in the case of the NMOS, is described as an example, but the present invention can be also adapted similarly for the other various substrates to be processed, which is needed to inject the impurity.

And a beam source to irradiate with a high-energy beam is not limited to the excimer laser oscillator as long as it can melt a substrate to be processed into.

Additionally, in the present invention, the thin film of the impurity is required to be formed on the substrate to be processed, and several film formation methods besides the CVD can be adopted as a method for forming the thin film of the impurity.

[Effect of the Invention]

Thus described, in the method of the present invention, the process time can be reduced drastically compared to a method for selectively forming with the laser scan, because the film of the impurity on the substrate to be processed is irradiated with the patterned high-energy beam.

4. [Brief Description of the Drawings]

Fig. 1 is a schematic explanatory diagram for explaining one embodiment of the impurity injection device to realize a method according to the present invention.

Fig. 2 is a schematic explanatory diagram for explaining one embodiment with a method according to the present invention.

1. laser source
2. homogenizer
3. reticle mask
4. reduced projection lens
- 5 5. sample setting stage
6. substrate to be processed
16. impurity layer
18. junction layer

10

Agent: Attorney, Hajime INOUE, (another)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-51224

⑬ Int. Cl.³

H 01 L 21/22
21/268

識別記号

E
B

庁内整理番号

7738-5F
7738-5F

⑭ 公開 平成2年(1990)2月21日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 不純物の注入方法

⑯ 特 願 昭63-202965

⑰ 出 願 昭63(1988)8月15日

⑱ 発 明 者 本 郷 俊 明 東京都新宿区西新宿1丁目26番2号 東京エレクトロン株式会社内

⑲ 出 願 人 東京エレクトロン株式会社 東京都新宿区西新宿1丁目26番2号

⑳ 代 理 人 弁護士 井 上 一 外1名

明 細 書

1. 発明の名称

不純物の注入方法

2. 特許請求の範囲

基底絶縁膜上に不純物の膜を形成した後に、

パターニングされた高エネルギービームを上記不純物の膜に照射して、この不純物を注入することを特徴とする不純物の注入方法。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、不純物の注入方法に関する。

(従来の技術)

従来より、半導体集積回路の主要製造工程の一つである回路パターンニング工程では、イオン注入装置を用いてシリコンなどの半導体基板に不純物を注入することが行われている。

このイオン注入装置を用いたイオン注入方法では、注入すべき不純物すなわちイオン粒子を一定量の加速電圧で加速して半導体基板にイオンを打

ち込む方法であるため、不純物が基板内に深く侵入される傾向にあった。

ここで、近年は半導体デバイスの高密度化・高集積化が進み、現状では例えば1MDRAMが主流であるが、近い将来には4MDRAM、16MDRAM、64MDRAMに順次移行するよう予測されている。そして、各DRAMの不純物の打ち込む幅W及びその深さDは集積度が高まるにつれ条件が厳しくなり

1MDRAM: W=1.2 μ m,

D=0.2~0.3 μ m

4MDRAM: W=0.8 μ m,

D=0.2 μ m

16MDRAM: W=0.5 μ m,

D=0.1~0.15 μ m

程度となっている。そして、上述したイオン注入装置による方法では、4MDRAMまでは量産が可能であるが、16MDRAMの製造の実現は疑問視され、64MDRAM以降の高集積度の半導体デバイスの製造は困難となっている。

(2)

そこで、上記のようなイオン注入装置に代わって、高真空半導体デバイスのソース、ドレインなどの接合の形成に普通な方法として、レーザードーピング方法が注目されている。

このレーザードーピング方法は未だ実用化するまでに至っていないが、原理的にはレーザー光をシリコン等の半導体表面に照射して溶解し、これを再結晶することで不純物を半導体基板内に注入するもので、イオン注入装置よりも不純物の注入を速くできる点で注目されている。

(発明が解決しようとする問題点)

上記のようなレーザードーピングを実現するために際して、レーザー光をスキャンして半導体ウエハの各チップ内の多数の不純物注入位置を逐次的に照射し、これをウエハ内の全てのチップに対して実行する方法が平井等で発表されている。

しかしながら、通常1チップ内には100万箇所ものイオン注入箇所があり、また、6インチウエハで200個ものチップが存在するので、このようなスキャン方式により不純物注入を実行する

と1枚の半導体ウエハを処理するのに長時間を要し、量産には不向きな方法であった。また、レーザー光の定置光系をも要するので装置が大規模・複雑化するという問題もあった。

そこで、本発明の目的とするところは、上述した従来の問題点を解決し、比較的短時間でレーザードーピングを実行し、かつ、構成も簡単に行うことができる不純物の注入方法を提供することにある。

(発明の構成)

(問題点を解決するための手段)

本発明は、被処理基板上に不純物の膜を形成した後に、

パターン化された高エネルギービームを上記不純物の膜に照射して、上記不純物を被処理基板内に注入する不純物の注入方法にある。

(作用)

本発明方法では、パターン化された高エネルギービームを照射するもので短時間に不純物の注入が実施できる特徴がある。

(実施例)

以下、本発明方法を半導体ウエハの各チップに不純物を注入する場合に適用した一実施例について、図面を参照して具体的に説明する。

まず、不純物注入装置について説明すると、レーザー光源として例えば308nmの紫外線領域の波長で1J/cm²の高エネルギービームを出力するエキシマレーザー発振器1が設けられている。このエキシマレーザー発振器1より出力されたビームはホモジナイザー2に入力され、該ビームの大きさを調整すると共に、強度分布が均一になるように成形されることになる。すなわち、エキシマレーザの強度分布が長方形の広がりを持ち、しかもガウス分布状に分布しているため、上記ホモジナイザー2としては、一般に直交する2組の平行ビーム作成用のシリンドリカルレンズや充分均一を用、フライ・アイ・レンズを用いて所望の大きさの成形ビームにするようになっている。

ホモジナイザー2を通過したビームは、レチクルマスク3を通過することで、不純物の注入領域

に対応する領域のみ透過したパターン化されたビームとされる。このレチクルマスク3は、例えばS102基板上にレーザービームを透過させない領域のみBB露光法等によってクロムの膜を形成することで構成され、少なくとも半導体ウエハの1チップ内の不純物を注入すべき全領域(例えば100万箇所)が透過パターンとして形成されている。なお、このレチクルマスク3のパターンは、半導体ウエハの1チップの大きさの5割程度の大きさに拡大して形成されている。

このレチクルマスク3を通過することでパターン化されたビームを、半導体ウエハの1チップに照射して溶解するための微小投影レンズ4が設けられ、このレンズ4の下方に少なくともX-Y移動またはZ方向の移動が可能なX-Yステージ等の移動装置5が設けられ、この装置5の5の被処理基板である半導体ウエハ6が搬送して支持されている。

次に、上記の不純物注入装置を用いての本発明方法の一例について第2図を参照して説明する。

第2図(A)は、処理前の半導体ウエハのNMO₂Sの断面を示すもので、S1基板10上にはその両端にS1O₂層12、12と、その中央部にゲート電極となる多結晶S114が形成されている。

まず、第1工程として、不純物の層を形成する必要がある。NMO₂Sの場合の不純物であるA_nの層16を例えばCVD等によって100Å程度の厚さで形成する(第2図(B)参照)。

次に、上記不純物注入装置を用いた不純物の注入工程を実施する。

ここで、まず、照射装置5の2次元駆動により、レチクルマスク3に対する半導体ウエハ6の1チップを位置決めし、位置決めが終了した所でエキシマレーザー発振器1よりレーザービームを発振する。

そうすると、このビームは本ミソナイザー2によって強度分布の均一化および拡大が実行され、レチクルマスク3に入射することになる。レチクルマスク3は、半導体ウエハ6の1チップの5倍

たがって不純物の選択形成を、上記レチクルマスク3によるパターン化されたビームによって実施することができる。

そして、以降はこのような動作を照射装置5の順次駆動、例えば1チップ毎にステップ・アンド・リビートでステップ駆動しながら、半導体ウエハ全面のチップにA_nの被覆層18を形成することができる。

ここで、このようなレチクルマスク3の使用による方法では、例えばパルス発振であるエキシマレーザーが10msec毎に発振し、1チップに10パルスのレーザー照射を実施したとすると、1チップあたりの処理に要する時間は位置決め時間を含めて1秒あれば十分であり、6インチウエハの場合で2,000チップを処理する場合に2,000秒程度の処理時間を要する。従って、従来のレーザスキャン方式に比べればその処理時間は大幅に短縮され、レーザドレーピング方法の実用化に際してのスループットの向上を確保することができる。

なお、本発明は上記実施例に限定されるもので

(3) 積反に拡大された選択パターンによって、1チップ内の各不純物注入位置に対応させて上記レーザービームを通過することになる。

そして、このレチクルマスク3を通過することでパターン化されたビームは縮小投影レンズ4によって1チップに投影できる大きさに上記ビームを縮小させ、半導体ウエハ6の1チップに導くことになる。

ここで、上記レーザービームが例えば500mJ/cm²以上のレーザエネルギーを有するものであれば、S1基板10はその照射された位置が溶解し、溶解部上に形成されていた不純物層16のA_nを基板内部に取り込むことになる。

そして、レーザービームの消光と共にS1基板10は再結晶化し、第2図(C)に示すように不純物を包含した接合層18を持ったチップを形成することができる。尚、第2図(C)はその後不純物層16を除去した状態を示している。

この際、レーザービームが照射されない部分のS1層は内部にA_nを溶かし込むことがなく、し

はなく、本発明の装置の範囲内で種々の変形実施が可能である。

例えば、上記実施例では半導体ウエハのしかもNMO₂Sの場合を例にあげて説明したが、不純物の注入の必要な他の種々の被処理基板についても本発明を同様に適用することができる。

また、高エネルギービームを照射するビーム源としても、被処理基板を溶かしこむことができるものであれば、エキシマレーザー発振器に限定されるものでもない。

さらに、本発明は予め被処理基板に不純物の薄膜を形成することが必要であるが、この不純物の薄膜形成の方法については、CVDの種々の膜形成方法を採用することができる。

【発明の効果】

以上説明したように、本発明方法によればパターン化された高エネルギービームを被処理基板の不純物の膜上に照射するので、レーザスキャンによって選択形成するものに比べて処理時間を大幅に短縮することができる。

4. 図面の簡単な説明

(4)

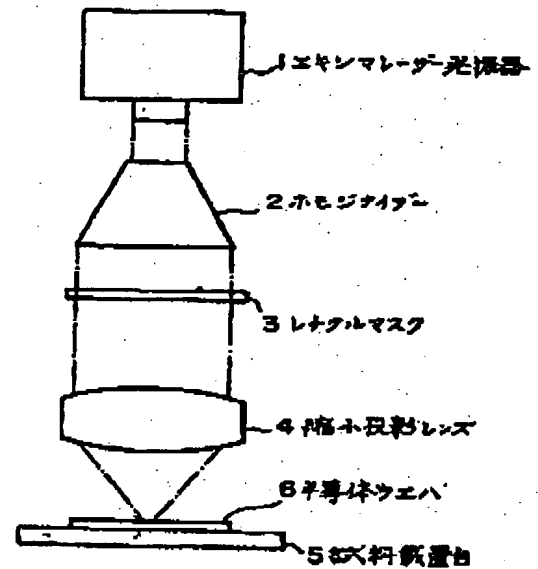
第1図は、本発明方法を実施するための不純物
注入装置の一実施例を説明するための概略説明図、

第2図は、本発明の一実施例方法を説明するた
めの概略説明図である。

- 1—レーザー、
- 2—ホモジナイザー、
- 3—レチクルマスク、
- 4—微小投影レンズ、
- 5—試料載置台、
- 6—被処理基板、
- 16—不純物層、
- 18—接合層、

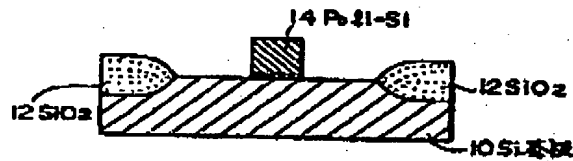
代理人 弁理士 井 上 一 (他1名)

第 1 図

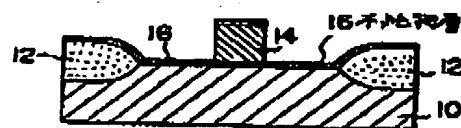


第 2 図

(A)



(B)



(C)

